

Beschreibung der Einzelbaugruppen

3.3.2. 64kdRAM (16kdRAM)

Im Grundgerät KC85/3 ist der gesamte adressierbare Speicherbereich des U880 (Z80) leider durch eine Lücke bei 4000H bis 7FFFH gekennzeichnet. Diese kann durch einen RAM-Modul, steckbar in einen der Modul-Schächte 08 oder 0C mit entsprechender Modulpriorität geschlossen werden. Werden Busdriver-Aufsätze benutzt, kann auch von dort aus fehlender RAM-Speicher "eingebledet" werden.

Auch im KC85/3-Zusatzgerät SEW wird von dieser Technik Gebrauch gemacht.

Die 64kdRAM-Baugruppe befindet sich mit auf der Lochrasterplatine der 16kEPROM-Baugruppe – siehe Pkt. 3.3.1.

Das Strukturbyte wird wiederum mit den Schaltkreisen D9.1 und D10 ("Open-Kollektor") gebildet und kann im Bedarfsfall vom Betriebssystem bzw. Anwenderprogramm ausgelesen werden. Je nach gesetzter Brücke – hier bei "D3" – wird eine bestimmte Datenleitung nach I/O-Aktivierung auf Low-Potential gelegt und somit das betreffende Datenbyte erzeugt.

Etwas komplizierter ist die Verwaltung eines 64k-Dynamischen RAM-Speichers im System. Dazu dient eine Bank von 5 Speicher-Flip-Flops. Mit D14.1 wird bei entsprechender Modul-Adressierung (hier beispielsweise 14H) die Speicheraktivierung (Modulzuweisung) festgehalten und mit der LED VD1 angezeigt.

D14.2 und D15.1 dient der Speicherung der Basisadresse des "rotierenden" 64k-Gesamtspeicherbereiches. Damit können mittels der Menü-Anweisung "SWITCH (ModAdr) 4x, 8x, Cx oder Fx" insgesamt 4x 16k-Speicherbereiche in die Lücke des Grundgerätes eingebledet werden ($x = 0, 1$ oder 3).

D15.2 dient der Festlegung, ob der gesamte 64k-Speicher nur lesbar sein soll, oder auch beschreibbar ist (Festlegung von "x").

Mit D16 und weiteren Gatterschaltkreisen wird das von den dRAM's geforderte Timing des RAS/CAS-Ablaufes realisiert, in Zusammenhang mit der sequentiell anzulegenden High- und Low-Adressteile. Diese werden über 2 Stück 4-fach-Multiplexer-Schaltkreise D19 und D20 aus der Adresse A0 bis A13, sowie den "rotierenden" Adressen Ax0 und Ax1 gebildet.

Ax0 und Ax1 werden wiederum aus A14 und A15 in Abhängigkeit der Speicherzustände in D14.2 und D15.1 erzeugt. Die Verzögerungskette mit D18.2 bis D18.4 ist notwendig, um die

Umschaltung in den Multiplexern erst bei gültigen, d.h. bei "eingeschwungenen" Adressen vorzunehmen.

Notwendige Modifikationen für den Einsatz von 16kdRAM's sind zwar noch auf der Zeichnung angegeben, sind aber nur in noch aus historischer Sicht von Interesse. Beim damaligen Schaltungsentwurf war die Beschaffungssituation zum U2164D bzw. dessen NSW-Äquivalent 4164 (Ausgleichsimport) noch unklar, konnte dann aber beim späteren Aufbau gesichert werden.

Da bei dieser Baugruppe dynamisches Verhalten eine entscheidende Rolle spielt, sollte zur Inbetriebnahme (siehe dazu auch Pkt. 4) auf jeden Fall ein 2-Strahl-Oszi mit mindestens 20MHz oberer Grenzfrequenz zur Verfügung stehen.

Für die Entwicklung des SEW stand damals außer dem bekannten EO213 von der DDR-Firma "Serute" ein 100MHz/4-Strahler C1-4 zur Verfügung - der sowjetische Nachbau eines Tektronics-Oszillografen.

Der EO213 ging bei der Auflösung des Mikroelektronik-Labors im IBG in das Privatlabor von PS über, wurde dann später aber veräußert, weil sich im "Nachlaßschrott" einer weiteren Laborauflösung eines ehemaligen VEB-Betriebes 1990/91 ein leistungsfähiger, kompakter 4-Strahler/150MHz mit MR-Steuerung "2445" von Tektronics befand.